

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-145117

(43)Date of publication of application : 11.06.1993

(51)Int.Cl.

H01L 33/00

(21)Application number : 03-355498

(71)Applicant : SANYO ELECTRIC CO LTD

(22)Date of filing : 20.11.1991

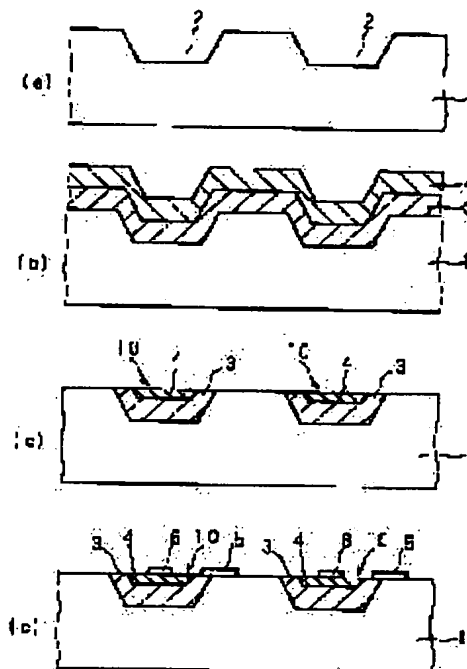
(72)Inventor : KOGA KAZUYUKI
OTA KIYOSHI
FUJIKAWA YOSHIHARU

(54) MANUFACTURE OF LED MONOLITHIC DOT MATRIX

(57)Abstract:

PURPOSE: To eliminate a mechanical device isolation process, prevent the generation of deterioration of LED devices resultant from mechanical cutting and manufacturing LED monolithic dot matrixes which are excellent in emission properties by forming built-in type LED devices.

CONSTITUTION: Recessed parts 2 are formed in a monolithic state on the surface of an SiC substrate 1, p types SiC layers 3, and n type SiC layers 4 are laminated only inside each recessed part 2, thereby forming LED devices respectively where a p type electrode 5 and an n type electrode 6 are formed per LED device 10.



(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平5-145117

(43)公開日 平成5年(1993)6月11日

(51)IntCl.⁵

H 0 1 L 33/00

識別記号

庁内整理番号

F I

技術表示箇所

A 8934-4M

審査請求 未請求 請求項の数1(全 5 頁)

(21)出願番号 特願平3-355498

(22)出願日 平成3年(1991)11月20日

(71)出願人 000001889

三洋電機株式会社

大阪府守口市京阪本通 2 丁目18番地

(72)発明者 古賀 和幸

大阪府守口市京阪本通 2 丁目18番地 三洋電機株式会社内

(72)発明者 太田 潔

大阪府守口市京阪本通 2 丁目18番地 三洋電機株式会社内

(72)発明者 藤川 好晴

大阪府守口市京阪本通 2 丁目18番地 三洋電機株式会社内

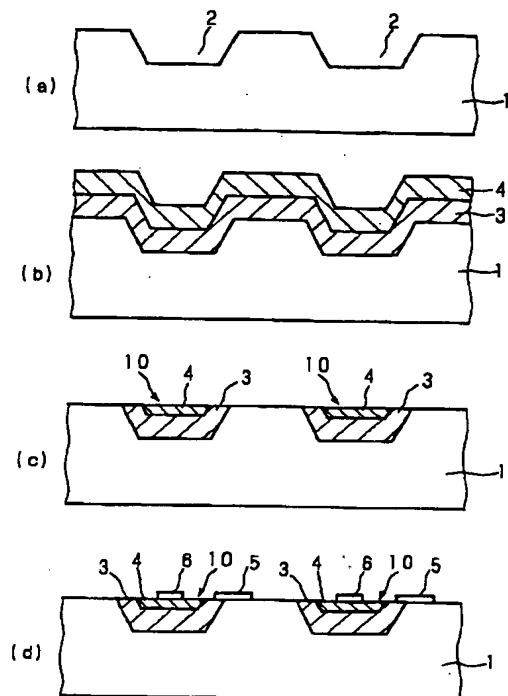
(74)代理人 弁理士 河野 登夫

(54)【発明の名称】 LEDモノリシックドットマトリックスの製造方法

(57)【要約】

【目的】 埋め込み型のLED素子を形成することにより、機械的な素子分離工程を不要として、機械的切断に伴ってLED素子に現れる劣化を防止し、発光特性に優れたLEDモノリシックドットマトリックスを製造する。

【構成】 SiC基板1の表面にマトリックス状に凹部2、2…を形成し((a))、その各凹部2内にのみp型SiC層3、n型SiC層4を積層形成((b),(c))して各LED素子10とし、各LED素子10毎にp型電極5、n型電極6を形成する((d))。



【特許請求の範囲】

【請求項 1】 基板上に複数の LED 素子をマトリックス状に配設した LED モノリシックドットマトリックスを製造する方法において、SiC 基板の一表面に複数の凹部をマトリックス状に形成する工程と、該凹部内のみ n 型 SiC 層、p 型 SiC 層を形成する工程とを有することを特徴とする LED モノリシックドットマトリックスの製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 LED プリンタのヘッドまたは小型ディスプレイ等に利用される、基板上に複数の LED 素子を分離してマトリックス状に配設した LED モノリシックドットマトリックスを製造する方法に関し、SiC（炭化珪素）を用いた主に青色 LED モノリシックドットマトリックスを製造する方法に関する。

【0002】

【従来の技術】モノリシック型の LED ドットマトリックスまたは LED アレイは、高輝度で小型でしかも解像度が良いので、LED プリンタのヘッドに使用されたり、小型ディスプレイとして注目されている。従来、赤色から緑色までの表示を行う、モノリシック LED アレイは、GaP または GaAsP を用いて実用化されている。一方青色を発光するモノリシック型の LED ドットマトリックスまたは LED アレイの製造技術は開発されていない。GaP、GaAsP 等の材料では、それらの禁制帯幅が小さいので、理論的に青色をつくり出すことは不可能である。

【0003】SiC の特に 6H 形はその禁制帯幅が約 3.0 eV と広いので、青色光を発光することが可能であり、実際に単体の LED としての製造技術は開発されている。炭化珪素 LED 素子を用いたモノリシックドットマトリックスの例の報告例はなく、他の材料である GaP の従来例を参考にとすると、Proceeding of Japan Display '86, p. 521 に開示された緑色 GaP モノリシックディスプレイがあげられる。図 1 にその構造を示す。図中 22 はプリント回路基板 21 上に設けられたシリコン基板台座であり、シリコン基板台座 22 上には、p 型 GaP 層及び n 型 GaP 層の積層体からなる GaP ウェハ 30 が設けられている。GaP ウェハ 30 は分離溝 31、31…と 32、32…によりマトリックス状の複数の LED 素子 23、23…に分離されている。C 方向の分離溝 31、31…は GaP ウェハ 30 の中途まで形成され、R 方向の分離溝 32、32…は GaP ウェハ 30 全域とシリコン基板台座 22 の一部まで形成されている。シリコン基板台座 22 及び GaP ウェハ 30 の各下面には銀ペースト 25、27 が形成され、シリコン基板台座 22 の上面には薄い金属膜 26 が形成されている。そして、各 LED 素子 23、23…の p 型電極 24、24…及び n 型電極 33、33…は、プリント回路基板 21 上の電極と夫々金属線 28、28…及び金属線 29、29…により接続されている。

【0004】

【発明が解決しようとする課題】このような構成のディスプレイは高輝度で解像度が良いことが特長であるが、製造工程に難点がある。それは、GaP ウェハ 30 を分離して各 LED 素子 23、23…を作成する際に、ダイシングにて GaP ウェハ 30 を切断して分離溝 31、31…及び 32、32…を形成することである。

【0005】一般に LED 素子への機械的ダメージがその素子の性能劣化を引き起こすことが報告されている。特に炭化珪素 LED 素子ではその傾向が顕著であり、その製造工程において与えられた LED 素子周辺部分の機械的ダメージが素子の発光劣化につながるということが報告されている (G. Ziegler and D. Theis: IEEE Trans. Electron Devices ED-28, 425 (1981))。従って、ダイシングにより機械的な素子分離を行うような方法は、炭化珪素 LED モノリシックドットマトリックスの製造には適していない。

【0006】本発明は、かかる事情に鑑みてなされたものであり、LED 素子の特性劣化の原因となる機械的素子分離技術を使用せずに、埋め込み構造の LED 素子を形成することにより、発光特性に優れた LED モノリシックドットマトリックスを製造できる LED モノリシックドットマトリックスの製造方法を提供することを目的とする。

【0007】

【課題を解決するための手段】本発明に係る LED モノリシックドットマトリックスの製造方法は、基板上に複数の LED 素子をマトリックス状に配設した LED モノリシックドットマトリックスを製造する方法において、SiC 基板の一表面に複数の凹部をマトリックス状に形成する工程と、該凹部内のみ n 型 SiC 層、p 型 SiC 層を形成する工程とを有することを特徴とする。

【0008】

【作用】本発明の製造方法では、SiC 基板にマトリックス状に形成した複数の凹部に p 型 SiC 層及び n 型 SiC 層からなる LED 素子を形成する。このように、SiC 基板に埋め込み型の LED 素子を形成するので、機械的な素子分離工程を必要とせず、機械的ダメージによる LED 素子の劣化は防止される。また、製造された LED モノリシックドットマトリックスでは、電流の流路が基板表面に近いので、発光部分も表面近傍になり、この結果、光の吸収が少なくなって明るいレーザ光が発振される。

【0009】

【実施例】以下、本発明をその実施例を示す図面に基づいて具体的に説明する。図 2 は本発明に係る LED モノリシックドットマトリックスの製造方法を工程順に示す断面図である。まず、SiC 基板 1 の発光部が形成される部分に断面が台形状の凹部 2、2…を気相エッチング (C12) 等でマトリックス状に形成する (図 2

(a))。図3は多数の凹部2、2…が形成されたこの段階におけるSiC基板1の斜視図である。

【0010】次に、通常の半導体のエピタキシャル技術を使ってp型SiC層3、n型SiC層4（あるいはn型SiC層、p型SiC層）を、SiC基板1上に順次積層形成する（図2（b））。成長方法はLPE法、CVD法ともに可能である。形成されたp型SiC層3、n型SiC層4の凹部2、2…以外の部分を例えば研磨により除去する（図2（c））。研磨による機械的ダメージは、ダイシングによるものに比べてきわめて小さく、1～2μm程度のエッチングでダメージ層を完全に除去できる。

【0011】研磨・エッチング工程によって凹部2、2…に形成されたLED素子10、10…は分離される。基板として高抵抗（1Ω・cm以上）のSiC基板1を使用しているので、各LED素子10のp型SiC層3、n型SiC層4の抵抗（0.1Ω・cm以下）に比べて格段に大きい。従って基板中にはほとんど電流が流れない。次に各p型電極5、各n型電極6を、夫々各p型SiC層3、各n型SiC層4に接触させて順次形成する（図2（d））。最後にp型電極5、5…、n型電極6、6…を金属線にてマトリックス状に結線してLEDモノリシックドットマトリックスとなる。

【0012】図4、図5夫々は、このようにして製造したLEDモノリシックドットマトリックスの一部分の拡大図、一部分の斜視図である。以下、両図を参照して、本実施例における数値例、使用する材料例についてより具体的に説明する。SiC基板1はSiC単結晶からなりその抵抗は10Ω・cmである。また、SiCにAlとNとを添加してp型SiC層3は形成され、SiCにNを添加してn型SiC層4は形成される。p型SiC層3、n型SiC層4の抵抗は夫々0.08Ω・cm、0.05Ω・cmである。各LED素子10のp型SiC層3の厚さは10μm、面積は約250μm²である。また各LED素子10のn型SiC層4の厚さは5μm、面積は約200μm²である。更に各LED素子10のp型電極5（p型SiC層3のオーミック電極）はAl/Si/Ti電極からなり、そのn型電極6（n型SiC層4のオーミック電極）はNi電極である。p型電極5、5…の結線にはAl配線7を用い、n型電極6、6…の結線にはAuワイヤ8を用いる。なお、p型電極5、5…のAl配線後、絶縁膜（SiO₂）を形成し、n型電極6、6…の結線

に他のAl配線を使用することも可能である。

【0013】本発明の他の実施例により製造したLEDモノリシックドットマトリックスを図6に示す。隣合うLED素子10、10間の光クロストークが問題になる場合には、隣合うLED素子10、10間のSiC基板1に溝を形成し、その溝の中にCr、Ni等の金属層からなる光吸収層9を設置する。このような光吸収層9を設置することで容易にLED素子10毎の光のアイソレーションを行える。

【0014】

【発明の効果】本発明のLEDモノリシックドットマトリックスの製造方法では、SiC基板にマトリックス状に凹部を形成し、p型SiC層、n型SiC層の積層体を各凹部にのみ選択的に形成するので、従来のようなダイシングによる機械的切断が不要となり、分離される各LED素子の発光劣化を引き起こすことがなく、発光特性に優れたLEDモノリシックドットマトリックスを製造することができる。

【図面の簡単な説明】

【図1】従来のGaP系のLEDモノリシックドットマトリックスの構成を示す斜視図である。

【図2】本発明に係るLEDモノリシックドットマトリックスの製造方法を工程順に示す断面図である。

【図3】図2（a）の工程に該当するSiC基板の斜視図である。

【図4】本発明の製造方法にて製造されたLEDモノリシックドットマトリックスの一部分の拡大図である。

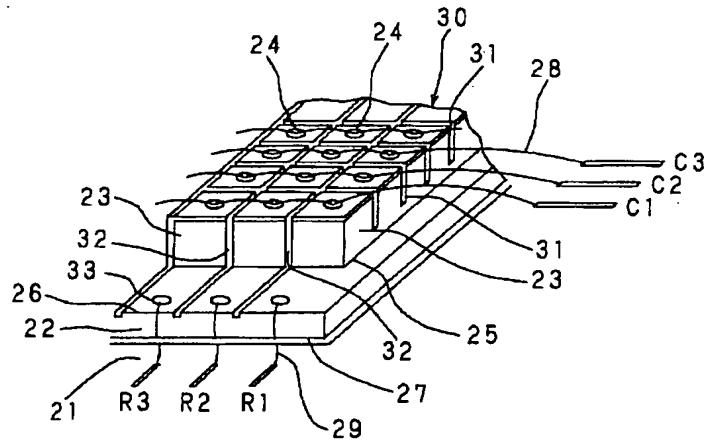
【図5】本発明の製造方法にて製造されたLEDモノリシックドットマトリックスの一部分の斜視図である。

【図6】本発明の他の実施例により製造したLEDモノリシックドットマトリックスの断面図である。

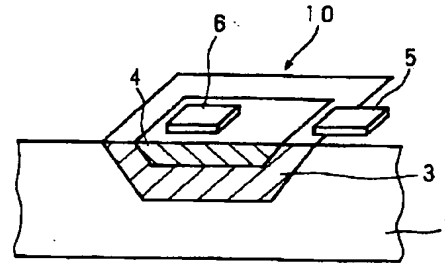
【符号の説明】

- 1 SiC基板
- 2 凹部
- 3 p型SiC層
- 4 n型SiC層
- 5 p型電極
- 6 n型電極
- 7 Al配線
- 8 Auワイヤ
- 10 LED素子

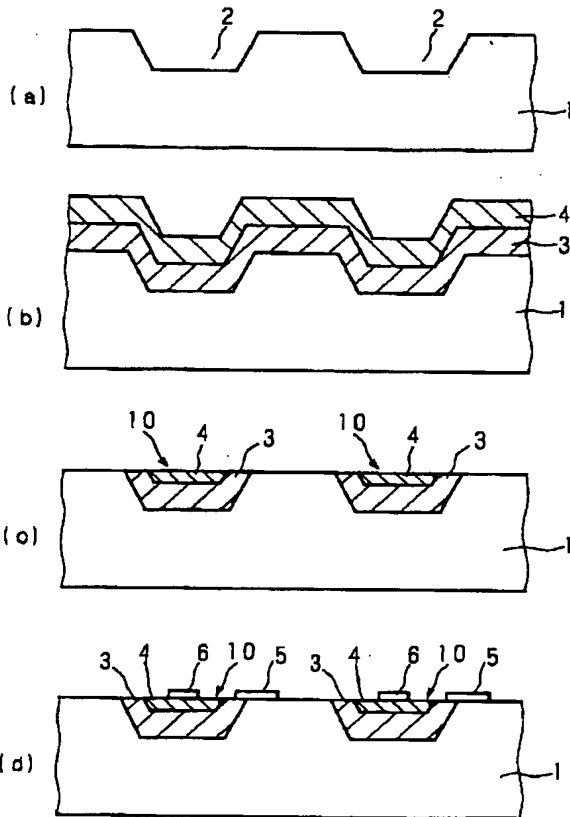
【図1】



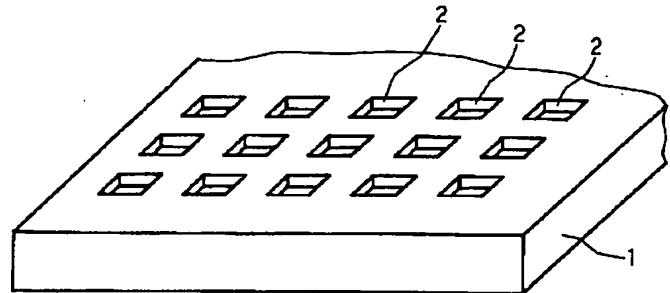
【図4】



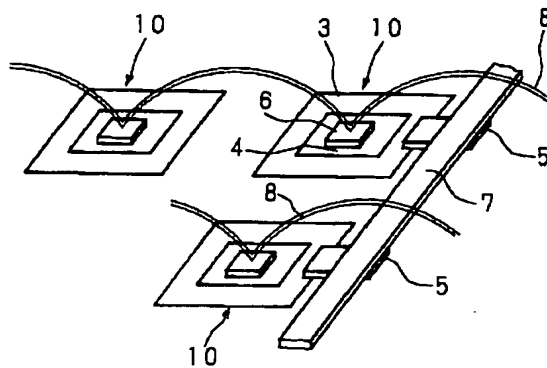
【図2】



【図3】



【図5】



(5)

特開平 5-145117

【図 6】

